

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-302591

(43)Date of publication of application : 28.10.1994

(51)Int.Cl. H01L 21/316

C01B 33/12

C23C 16/40

// H01L 29/784

(21)Application number : 06-045256 (71)Applicant : SEMICONDUCTOR
ENERGY LAB CO LTD

(22)Date of filing : 18.02.1994 (72)Inventor : YAMAZAKI SHUNPEI
FUKADA TAKESHI
SAKAMA MITSUNORI
UEHARA YUKIKO
UEHARA HIROSHI

(30)Priority

Priority number : 05 55236 Priority date : 19.02.1993 Priority country : JP

(54) FABRICATION OF INSULATION FILM AND SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a highly reliable gate insulation film of silicon oxide by positive column system plasma CVD using hydrocarbon containing organic silane having ethoxy group, oxygen, and chlorine as a material.

CONSTITUTION: A silicon oxide 202 is deposited on a substrate 201 and an insular silicon region 203 is formed theron. Another silicon oxide 204 is deposited, as a gate dielectric film, over the insular region 203 by positive column plasma CVD using hydrocarbon, i.e., trichloroethylene, containing an organic silane, i.e., tetraethoxy silane, oxygen and chlorine as a material. Subsequently, a gate electrode 205, impurity regions 206, 207, and a channel region 208 are formed. Furthermore, contact holes 210, 211 and electrodes 212, 213 are formed to complete a TFT. This method allows formation of highly reliable gate insulation film, i.e., silicon oxide 204.

LEGAL STATUS

[Date of request for examination] 06.08.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3119988

[Date of registration] 13.10.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The insulating coat which uses as a principal component the oxidation silicon characterized by that cover the island-shape non-single crystal semiconductor region which uses silicon as a principal component, it is stuck and prepared on this field, and a halogen with a concentration of 1×10^{17} to 5×10^{20} cm⁻³ is detected by the secondary ion mass spectrometry, and detecting the carbon of three or less [5×10^{19} cm⁻³] concentration.

[Claim 2] It is the insulating coat which uses as a principal component the oxidation silicon characterized by said halogen being fluorine or chlorine in claim 1.

[Claim 3] The production approach of the semiconductor device characterized by to have the 2nd process which forms the film which is made to produce the plasma and uses oxidation silicon as a principal component on said non-single crystal semiconductor region in the mixed ambient atmosphere containing the hydrocarbon containing the 1st process which forms the island-shape non-single crystal semiconductor region which uses silicon as a principal component, the organic silane and the oxygen which have an ethoxy radical on said non-single

crystal semiconductor region, a hydrogen chloride, or chlorine.

[Claim 4] In claim 3, with the organic silane which has an ethoxy radical The chemical formulas [Si / Si (OC two H5) and / 2O(OC two H5) 6] 4 Si3 O2 8 (OC two H5), Si4 O3 10 (OC two H5), the production approach of the semiconductor device characterized by being either of the matter expressed by Si5 O4 12 (OC two H5).

[Claim 5] The hydrocarbon which contains chlorine in claim 3 is chemical formula C2 HCl3, C2 H3 Cl, and CH2 Cl2. The production approach of the semiconductor device characterized by being either of the matter which is expressed.

[Claim 6] The production approach of the semiconductor device characterized by having the 4th process which processes the film which uses this oxidation silicon as a principal component after the 2nd process in claim 3 in the ambient atmosphere which does not have 200-650-degree C oxygen.

[Claim 7] It is the production approach of the semiconductor device characterized by the temperature of the 4th process being 450-600 degrees C in claim 6.

[Claim 8] It is the production approach of the semiconductor device characterized by making the 2nd process by the positive column plasma-CVD method in claim 3.

[Claim 9] The 1st process which forms the island-shape non-single crystal semiconductor region which uses silicon as a principal component, In the mixed ambient atmosphere containing the 2nd process exposed into the plasma ambient atmosphere containing the hydrocarbon which includes this island-shape semiconductor region for oxygen, and a hydrogen chloride or chlorine, and the organic silane which has an ethoxy radical on said non-single crystal semiconductor region and oxygen The production approach of the semiconductor device characterized by having the 3rd process which forms the film which is made to produce the plasma and uses oxidation silicon as a principal component on said non-single crystal semiconductor region.

[Claim 10] The hydrocarbon which contains the chlorine in the 2nd process in claim 9 is chemical formula C2 HCl3, C2 H3 Cl, and CH2 Cl2. The production

approach of the semiconductor device characterized by being either of the matter which is expressed.

[Claim 11] In the ambient atmosphere used for the 3rd process in claim 9, they are hydrogen chloride or chemical formula C₂ HCl₃, C₂ H₃ Cl, and CH₂ Cl₂. The production approach of the semiconductor device characterized by containing either of the matter which is expressed.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the approach and the insulating coat obtained by making it such which obtains the gate dielectric film used for thin film devices, such as an insulated gate field effect transistor, at low temperature 650 degrees C or less.

[0002]

[Description of the Prior Art] Conventionally, after forming crystal silicon in thin film devices, such as an insulated gate field effect transistor (TFT) of a thin film mold, by oxidizing this front face thermally at a 900-1100-degree C elevated

temperature, the good oxidation silicon of a property was produced and using this as gate dielectric film has been made.

[0003] The description of such thermal oxidation film is collected by that it can form in the front face of that an interface-state-density consistency is very low and crystal silicon by uniform thickness. That is, the former brought about good ON / off property, and the long-term dependability over bias/temperature, and the latter raised the yield by lessening the gate electrode in the edge part of an island-shape semiconductor region, and the short circuit of a semiconductor region (barrier layer).

[0004]

[The technical problem which invention will solve and to carry out] However, when such thermal oxidation film was used, the ingredient which bears an elevated temperature as a substrate ingredient had to be chosen. When a cheap glass ingredient (alkali free glass of Corning 7059 grade) was not able to be used, therefore it used especially a large area substrate about this point, it was disadvantageous at the point that cost increases. Although the technique which forms TFT on an alkali-free-glass substrate was in a developmental stage in recent years, the thermal oxidation film could not be used in such a technique, but gate dielectric film was formed by physical or chemical vapor deposition, such as a spatter, and a plasma-CVD method, a reduced pressure CVD method.

[0005] However, compared with the thermal oxidation film, inferiority of a property was not able to deny the oxidation silicon film formed by such means. That is, generally, the interface-state-density consistency was large, and risk of invading, while alkali ion, such as sodium, forms membranes was always hanging around. Moreover, since step coverage (step coverage nature) was not so good, the short circuit of the gate electrode in the edge part of an island-shape semiconductor region and a barrier layer occurred frequently. For this reason, it was very difficult to obtain a property, dependability, and the thing to which all the yields are satisfied.

[0006] This invention tends to solve at least one of such many of the problems,

and is made. That is, in this invention, the approach of producing the oxidation silicon coat and it which offer the approach of producing the good oxidation silicon film of step coverage, and have resistance in this invention to alkali ion or the impurity which is not desirable as for others is offered.

[0007]

[Means for Solving the Problem] The 1st is characterized by using the film which uses as a principal component the oxidation silicon obtained by the plasma-CVD method which makes ingredient gas the mixed gas which contains the organic silane which has an ethoxy radical, oxygen, and the hydrocarbon containing a hydrogen chloride or chlorine as gate dielectric film of this invention. The 2nd is characterized by using the film which uses as a principal component the oxidation silicon obtained by the plasma-CVD method which makes ingredient gas the mixed gas which contains the organic silane which has an ethoxy radical, oxygen, and fluorine content gas (for example, NF₃ and C two F₆) as gate dielectric film of this invention.

[0008] Here as an organic silane which has an ethoxy radical Chemical formula Si 4 (a tetrapod ethoxy silane and the following) (OC two H₅) Si 2O(OC two H₅)₆, Si₃O₂8 (OC two H₅), Si₄O₃10 (OC two H₅), and the matter expressed by Si₅O₄12 (OC two H₅) called TEOS are desirable. Since such an organic silane ingredient has the long time amount which migrates a substrate front face and forms the oxidization silicon film by decomposition in a front face, its surroundings lump by the crevice is good, and the coat which was excellent in step coverage is obtained.

[0009] Moreover, as a hydrocarbon containing chlorine, the matter expressed with chemical formula C₂HCl₃ (trichloroethylene), C₂H₃Cl₃ (trichloroethane), and CH₂Cl₂ (JIKURORU methane) is desirable. It is decomposed mainly in a gaseous phase, and the gas containing such chlorine is combined with alkali elements, such as sodium which exists in a membrane formation ambient atmosphere, separates from a substrate, and promotes balking of the alkali element out of the oxidation silicon film. Although some chlorine atoms remain to

the oxidization silicon film, this functions as a barrier (obstruction) to the alkali element which invades from the outside after that. Consequently, it becomes possible to make the dependability of TFT improve. 0.01 - 1% of the whole of the concentration of the hydrocarbon containing this chlorine is desirable. Addition of 1% or more of concentration has a bad influence on a property.

[0010] In the insulating coat which uses as a principal component the oxidation silicon obtained by the above approach, as an impurity element, a halogen (for example, fluorine or chlorine) is detected 1×10^{17} to 5×10^{20} cm, and, on the other hand, carbon is also three or less [5×10^{19} cm -] concentration in a secondary ion mass spectrometry. To make carbonaceous concentration or less [1×10^{18} cm -] into three, for making especially an interface-state-density consistency low is desired. What is necessary is just to make preferably 200 degrees C or more of substrate temperature at the time of membrane formation into 300 degrees C or more, in order to reduce carbonaceous concentration.

[0011] Furthermore, since many dangling bonds tend to deposit in early stages of the formation, the insulating coat formed by doing in this way is good to expose in advance the semi-conductor (for what uses silicon as principal component to be desirable) film of a substrate into the plasma ambient atmosphere containing oxygen. Consequently, while an interface-state-density consistency falls, fluctuation of the flat band voltage in bias/heat test becomes small, and dependability improves. Moreover, in this case, even if it makes the ingredient which has chlorine, such as a hydrogen chloride or a trichloroethylene, trichloroethane, and JIKURORU methane, in addition to oxygen mix, much more effectiveness can be acquired.

[0012] On the other hand, after forming the insulating coat which uses oxidation silicon as a principal component by the above-mentioned technique, fluctuation of flat band voltage was able to be made to decrease also by heat-treating at 200-650 degrees C. In this case, it was desirable to have processed in the ambient atmosphere which does not have oxygen, such as an argon or nitrogen. By heat treatment of 450 degrees C or more, especially fluctuation of flat band

voltage decreased notably, and was saturated above 600 degrees C.

[0013] It is characterized by forming the film which it covers said non-single crystal semiconductor region after exposing the 2nd into the plasma ambient atmosphere containing the hydrocarbon which includes the island-shape non-single crystal semiconductor region which uses the silicon of this invention as a principal component for oxygen, and a hydrogen chloride or chlorine, and uses oxidation silicon as a principal component by the plasma-CVD method by being made from the organic silane and oxygen which have an ethoxy radical.

[0014] In this case, the hydrocarbon which contains a hydrogen chloride or chlorine in a chamber between plasma treatment is accumulated, and the same effectiveness as mixing the hydrocarbon which contains a hydrogen chloride and chlorine by the 1st invention at the time of membrane formation of the continuing oxidation silicon is mainly brought about. Moreover, the improvement in the dependability by plasma treatment is the same as having stated previously.

Furthermore, the good result was obtained when it was made for the concentration of the chlorine in the oxidation silicon film obtained and carbon to also become the same value as the case of the 1st invention. Moreover, when 200-650 degrees C of oxidation silicon were preferably heat-treated at 450-600 degrees C after the coat formation used as a principal component, the still better result was obtained.

[0015] Even if the parallel monotonous mold (namely, thing which has the structure which 1 set of plate-like electrodes were made to counter in a chamber, and has arranged the sample substrate on the electrode of one side or both sides) generally used is used for the plasma-CVD equipment used in this invention, or as shown in an example, the thing of a positive column method is sufficient as it.

[0016] There are two points that the latter surpasses the former, greatly. That is, it is that latter one can process so much to coincidence since the latter is determined by the discharge volume to the amount of the substrate which can be processed [1st] at once by the former being determined by the area of an

electrode. Since the former does not almost have [2nd] an electric potential gradient at the latter to a thing with the serious damage of the plasma on the front face of a substrate, it is remarkable, and is few and the damage of homogeneity of the plasma is good, it is that it is rare to have a bad influence on the property of TFT, and the yield.

[0017] In addition, it is required that the chamber of the plasma-CVD equipment used for membrane formation should fully be cleaned, and alkali elements, such as sodium, should be reduced. What is necessary is just to make cleaning of a chamber generate the plasma, after introducing chlorine, a hydrogen chloride or the hydrocarbon containing chlorine as shown in the above, and oxygen in a chamber. Moreover, if 150 degrees C or more of inside of a chamber are preferably heated at 300 degrees C or more in that case, much more effectiveness will be acquired.

[0018]

[Example] This example is related mainly with the electric property of the approach of forming the oxidation silicon film as gate dielectric film on the non-single crystal semiconductor coat of island-shape silicon, and the obtained oxidation silicon film by the plasma-CVD method of a positive column method. The used plasma-CVD equipment has a vertical section (sectional view shown on drawing 1) and a horizontal section (plan shown under drawing 1) as shown in drawing 1 . A positive column method is characterized by arranging a substrate to the positive column field in plasma discharge, and forming a coat in it.

[0019] The power which generates the plasma is supplied from the RF power sources 102 and 103. The radio wave represented by 13.56MHz as a frequency used is common. The power supplied from these two power sources is adjusted so that the condition of the plasma may become best with a phase shifter 104 and matching boxes 105 and 106. The power supplied from RF power source is arranged in parallel with the interior of a chamber 101, and reaches 1 set of electrodes 107 and 108 protected with the electrode coverings 112 and 113, and

discharge produces it in inter-electrode [this]. A substrate is set between an electrode 107 and 108. In order to raise mass-production nature, a substrate 111 is put in by the container 109 and set to both sides of the sample electrode holder 110 in a container. It is the description that a substrate is arranged at a level with inter-electrode. A substrate is heated by the infrared lamp 114 and maintained at suitable temperature. Although not shown in drawing, the exhauster and the gas transfer unit are also formed in this equipment.

[0020] First, membrane formation conditions and the property of the film obtained are explained. Substrate temperature was made into 300 degrees C. Moreover, into the chamber, 300SCCM(s) were carried out for oxygen and 2SCCM installation of 15SCCM(s) and the trichloroethylene (henceforth TCE) was carried out for TEOS. RF power is 75W and total pressure is 5Pa. Moreover, annealing in 350 degrees C and the hydrogen ambient atmosphere for 35 minutes was performed after membrane formation.

[0021] Drawing 3 is as a result of the dielectric breakdown test of the oxidation silicon film with a thickness of 1000A which used this equipment and formed membranes on the high resistance silicon wafer. The aluminum electrode of 1mmphi was formed on the oxidation silicon film, and the relation of an electrical-potential-difference-current was plotted. Drawing 3 (C) is what formed membranes, and its withstand voltage is low without performing processing special to a substrate. However, after setting a substrate to a chamber and exposing 400SCCM(s) and TCE to a plasma ambient atmosphere for the substrate temperature of 300 degrees C, and oxygen for 10 minutes by 0 - 5SCCM sink, the ambient atmosphere with a total pressure of 5Pa, and RF power 150W (a coat is not formed in gaseous phase reaction at this process), when the oxidation silicon film was deposited successively, the oxidation silicon film in which good pressure-proofing is shown as shown in drawing 3 (A) was obtained. However, if the flow rate of TCE at the time of oxidation silicon membrane formation is increased to 4 or more SCCMs, for example, 5SCCM, it will be the coat in which pressure-proofing is inferior as shown in drawing 3 (B). It

became clear that there is optimal value in the concentration of TCE from this result.

[0022] Drawing 4 (A) shows the fluctuation (deltaVFB) of flat band voltage (VFB) and the relation of substrate pretreatment by bias / temperature impression trial as one of the reliability trials. After impressing the electrical potential difference of +17V to a sample at 150 degrees C for 1 hour, that C-V property was measured at the room temperature, further, that C-V property was measured at the room temperature, and bias/heat test estimated the difference of VFB in this two measurement as deltaVFB, after impressing the electrical potential difference of -17V at 150 degrees C for 1 hour.

[0023] By the sample (in drawing 4 (A), it is displayed as (a)) which did not pretreat, deltaVFB showed the comparatively big value before and behind 5V. However, it has improved by pretreating. The pretreatment conditions of (b) of drawing 4 (A) and (c) are shown below.

Sample (b) (c)

Substrate temperature 300 degrees C 300-degree-CTCE / oxygen 0/400 0.5 / 400RF power 150W The 150W processing time 10 minutes It was confirmed by pretreating a substrate from drawing 4 for 10 minutes using TCE that much more improvement is found.

[0024] The same improvement is obtained by performing annealing after membrane formation. By the argon atmosphere of one atmospheric pressure, annealing is 300-570 degrees C, and was performed for 1 hour. Annealing temperature and the relation of deltaVFB are shown in drawing 4 (B). Reduction of deltaVFB is observed especially at the temperature of 450 degrees C or less, and the inclination which carries out asymptotic to a fixed value is imagined as 600 degrees C is approached. From this, it was shown clearly that annealing after membrane formation contributed to the improvement in dependability.

[0025] TFT was produced using the result obtained from the above experiment. The process is shown in drawing 2 . First, the oxidation silicon film 202 of a substrate with a thickness of 2000A was formed on the substrate (Corning 7059)

201 by TEOS, oxygen, and the positive column method plasma-CVD method that uses TCE as a raw material. The used equipment is the same as what was shown in drawing 1 . The main conditions are as follows.

Substrate temperature: 300 degrees C Total pressure: 5Pa gas TEOS:15SCCM Oxygen: 300SCCM TCE:2SCCM RF power : 75W [0026] Then, by the plasma-CVD method, the amorphous silicon film with a thickness of 500nm was deposited, patterning of this was carried out, and the island-shape silicon field 203 was formed. Furthermore, 400 degree C of hydrogen **** were carried out to nitrogen-gas-atmosphere mind by leaving it for 30 minutes. And laser annealing was performed and it was made to crystallize, as shown in drawing 2 (A). The KrF excimer laser (wavelength of 248nm, 20ns of pulse width) was used for laser. Energy density is 200 - 350 mJ/cm². It carried out. Moreover, at the time of laser radiation, substrate temperature was kept at 300-500 degrees C, for example, 450 degrees C.

[0027] Then, as shown in drawing 2 (B), this island-shape silicon field 203 was covered, and the oxidation silicon film 204 with a thickness of 1000A was formed as gate dielectric film by TEOS, oxygen, and the positive column method plasma-CVD method that uses TCE as a raw material. The substrate was pretreated in advance of membrane formation. The used equipment is the same as what was shown in drawing 1 . The main conditions of pretreatment are shown below.

Substrate temperature : 300 degrees C Total pressure : 5Pa Gas Oxygen: 400SCCM TCE:0.5SCCM RF power 150W Processing time 10 minutes, then membrane formation were performed. The main membrane formation conditions are as follows. Moreover, annealing of 1 hour was performed at argon atmosphere and 550 degrees C after membrane formation.

Substrate temperature: 300 degrees C Total pressure: 5Pa gas TEOS: 15SCCM Oxygen: 300SCCM TCE : 2SCCM RF power: 75W [0028] Next, 6000A of aluminum film which doped silicon 2% was deposited, patterning of this was carried out, and the gate electrode 205 was formed. And as shown in drawing 2 (C), the gate electrode 205 was introduced for it in self align by the plasma

doping method, having used impurity ion (phosphorus and boron) as the mask, and impurity ranges 206 and 207 were formed. The field in which an impurity was not formed turns into the channel formation field 208. Since doping was performed through gate dielectric film, in the case of phosphorus, in the case of 80kV and boron, the acceleration voltage of 65kV was required. Moreover, 1x10¹⁵-4x10¹⁵cm⁻² were suitable for the dose.

[0029] Then, as shown in drawing 2 (D), the impurity was again activated by the laser annealing method. The KrF excimer laser (wavelength of 248nm, 20ns of pulse width) was used for laser. Energy density is 200 - 350 mJ/cm². It carried out. Moreover, at the time of laser radiation, substrate temperature may be kept at 300-500 degrees C. Annealing for 35 minutes was performed after laser radiation termination at the hydrogen ambient atmosphere of the partial pressure of 0.1 to 1 atmospheric pressure, and 350 degrees C.

[0030] Next, the oxidation silicon film 209 with a thickness of 5000A was deposited as a layer insulation object. The oxidation silicon film 209 was formed by TEOS, oxygen, and the positive column method plasma-CVD method that uses TCE as a raw material. The used equipment is the same as what was shown in drawing 1 . The main membrane formation conditions are as follows. substrate temperature: -- 300 degrees C total pressure: -- 5Pa gas TEOS: 30SCCM oxygen: -- 300SCCMRF power: -- 100 -- W [0031] And contact holes 210 and 211 were formed in the layer insulation object, and electrodes 212 and 213 were formed in the source of TFT, and a drain by aluminum. Titanium and titanium nitride may be used instead of aluminum. TFT was able to be completed by the above. Since the step coverage of gate dielectric film having been improved and the dependability of yield of obtained TFT of gate dielectric film improved, the yield has been improved remarkably.

[0032]

[Effect of the Invention] It is as having stated above that the oxidation silicon film obtained is fully excellent in dependability as gate dielectric film with this invention. And it became clear to contribute not only to dependability but to

improvement in the yield. Moreover, mass-production nature is also improvable by using the plasma-CVD equipment of a positive column method as shown especially in the example. Thus, this invention is useful invention on industry.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The conceptual diagram of the positive column method CVD system used for the example is shown.

[Drawing 2] The making process Fig. of TFT in an example is shown.

[Drawing 3] The proof-pressure property of the insulating coat obtained in the example is shown.

[Drawing 4] The deltaVFB property of the insulating coat obtained in the example is shown.

[Description of Notations]

101 ... Chamber

102 103 ... RF power source

104 ... Phase Shifter

105 106 ... Matching box

107 108 ... Electrode
109 ... Container
110 ... Substrate Electrode Holder
111 ... Substrate
112 113 ... Electrode holder
114 115 ... Heater (infrared lamp)

[Translation done.]

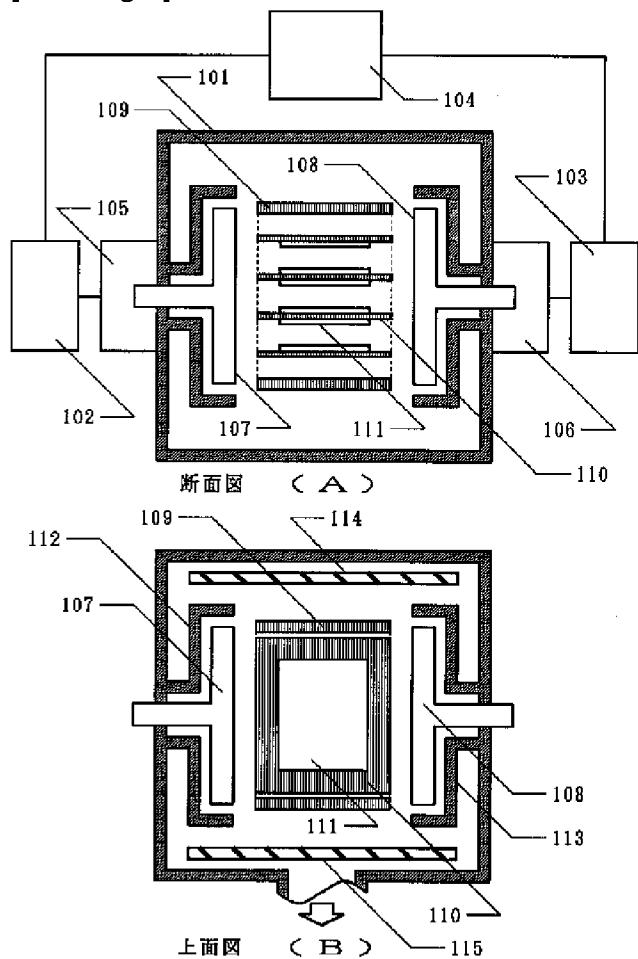
* NOTICES *

**JPO and NCIPI are not responsible for any
damages caused by the use of this translation.**

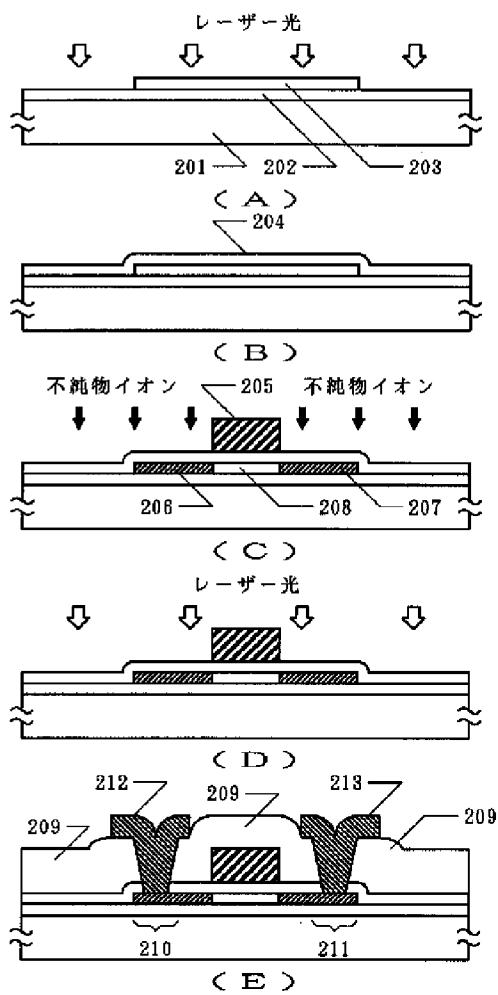
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

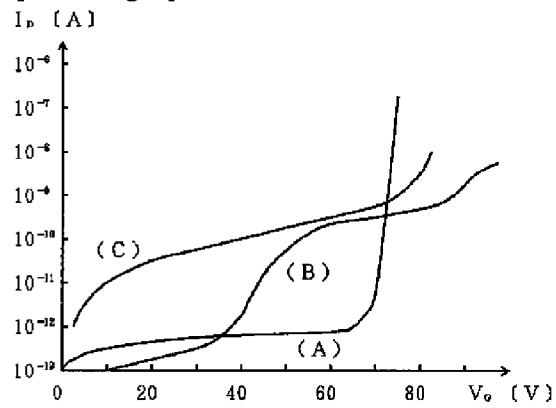
[Drawing 1]



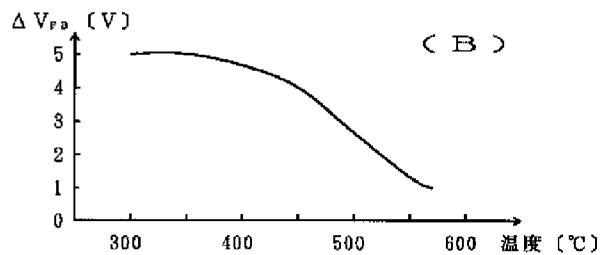
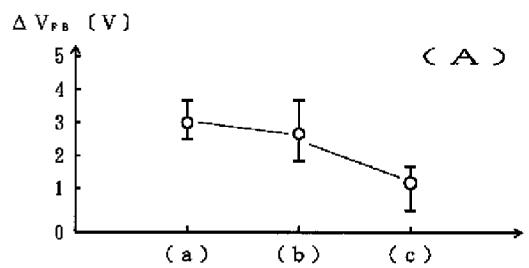
[Drawing 2]



[Drawing 3]



[Drawing 4]



[Translation done.]

(51)Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 01 L 21/316	S	7352-4M		
C 01 B 33/12	Z	7202-4G		
C 23 C 16/40		8116-4K		
// H 01 L 29/784		9056-4M	H 01 L 29/ 78	3 1 1 G
			審査請求 未請求 発明の数11 FD (全 7 頁)	

(21)出願番号 特願平6-45256

(22)出願日 平成6年(1994)2月18日

(31)優先権主張番号 特願平5-55236

(32)優先日 平5(1993)2月19日

(33)優先権主張国 日本 (JP)

(71)出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 深田 武

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 坂間 光範

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】 絶縁被膜および半導体装置の作製方法

(57)【要約】

【目的】 ゲイト絶縁膜としての使用に耐える信頼性の
よい酸化珪素膜を低温で得る方法を提供する。

【構成】 エトキシ基を有する有機シラン（例えば、TEOS）と酸素を原料としてプラズマCVD法によつて、島状の非単結晶シリコン領域を覆つて酸化珪素膜を形成する際に、塩化水素や塩素を有する炭化水素（例えば、トリクロロエチレン）または弗素含有ガスを、好ましくは雰囲気の0.01~1mol%混入させることによつて、得られる酸化珪素膜からアルカリ元素を減らし、よつて信頼性を高める。また、酸化珪素膜を形成する前に、酸素と塩化水素や塩素を有する炭化水素とのプラズマによってシリコン領域を処理する。

【特許請求の範囲】

【請求項1】 シリコンを主成分とする島状の非単結晶半導体領域を覆って、該領域上に密着して設けられ、2次イオン質量分析法で $1 \times 10^{17} \sim 5 \times 10^{20}$ cm⁻³の濃度のハロゲン元素が検出されることと、 5×10^{19} cm⁻³以下の濃度の炭素が検出されることを特徴とした酸化珪素を主成分とする絶縁被膜。

【請求項2】 請求項1において、前記ハロゲン元素は弗素または塩素であることを特徴とする酸化珪素を主成分とする絶縁被膜。

【請求項3】 シリコンを主成分とする島状の非単結晶半導体領域を形成する第1の工程と、前記非単結晶半導体領域上に、エトキシ基を有する有機シランと酸素と塩化水素もしくは塩素を含む炭化水素とを含む混合雰囲気において、プラズマを生じさせて前記非単結晶半導体領域上に酸化珪素を主成分とする膜を形成する第2の工程を有することを特徴とする半導体装置の作製方法。

【請求項4】 請求項3において、エトキシ基を有する有機シランとは、化学式 $S_1 (OC_2 H_5)_4$ 、 $S_1_2 O (OC_2 H_5)_6$ 、 $S_1_3 O_2 (OC_2 H_5)_8$ 、 $S_1_4 O_3 (OC_2 H_5)_10$ 、 $S_1_5 O_4 (OC_2 H_5)_12$ で表現される物質のいずれかであることを特徴とする半導体装置の作製方法。

【請求項5】 請求項3において、塩素を含む炭化水素とは、化学式 $C_2 HC_1_3$ 、 $C_2 H_3 C_1$ 、 $CH_2 C_1_2$ で表される物質のいずれかであることを特徴とする半導体装置の作製方法。

【請求項6】 請求項3において、第2の工程の後に、該酸化珪素を主成分とする膜を $200 \sim 650$ ℃の酸素を有しない雰囲気で処理する第4の工程を有することを特徴とする半導体装置の作製方法。

【請求項7】 請求項6において、第4の工程の温度は $450 \sim 600$ ℃であることを特徴とする半導体装置の作製方法。

【請求項8】 請求項3において、第2の工程は、陽光柱プラズマCVD法によってなされることを特徴とする半導体装置の作製方法。

【請求項9】 シリコンを主成分とする島状の非単結晶半導体領域を形成する第1の工程と、該島状半導体領域を酸素と、塩化水素もしくは塩素を含む炭化水素とを含むプラズマ雰囲気中にさらす第2の工程と、前記非単結晶半導体領域上に、エトキシ基を有する有機シランと酸素とを含む混合雰囲気において、プラズマを生じさせて前記非単結晶半導体領域上に酸化珪素を主成分とする膜を形成する第3の工程を有することを特徴とする半導体装置の作製方法。

【請求項10】 請求項9において、第2の工程における塩素を含む炭化水素とは化学式 $C_2 HC_1_3$ 、 $C_2 H_3 C_1$ 、 $CH_2 C_1_2$ で表される物質のいずれかであることを特徴とする半導体装置の作製方法。

【請求項11】 請求項9において、第3の工程に用いられる雰囲気には塩化水素もしくは化学式 $C_2 HC_1_3$ 、 $C_2 H_3 C_1$ 、 $CH_2 C_1_2$ で表される物質のいずれかが含まれていることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、絶縁ゲート型電界効果トランジスタ等の薄膜デバイスに用いられるゲート絶縁膜を 650 ℃以下の低温で得る方法およびそのようにして得られた絶縁被膜に関するものである。

【0002】

【従来の技術】 従来、薄膜型の絶縁ゲート型電界効果トランジスタ(TFT)等の薄膜デバイスにおいては、結晶シリコンを形成した後、この表面を $900 \sim 1100$ ℃の高温で熱酸化することによって、特性の良好な酸化珪素を作製し、これをゲート絶縁膜として用いることがなされてきた。

【0003】 このような熱酸化膜の特徴は、界面準位密度が極めて低いことと結晶シリコンの表面に一様な厚さで形成できることに集約される。すなわち、前者は良好なオン／オフ特性やバイアス／温度に対する長期の信頼性をもたらし、また、後者は島状の半導体領域のエッヂ部分でのゲート電極と半導体領域(活性層)の短絡を少なくすることによって歩留りを向上させた。

【0004】

【発明が解決しようする課題】 しかしながら、このような熱酸化膜を用いる場合には基板材料として高温に耐える材料を選択しなければならなかった。この点に関しては、安価なガラス材料(コーニング7059等の無アルカリガラス)を用いることができず、したがって、特に大面積基板を用いる場合にコストが増大する点で不利であった。近年、無アルカリガラス基板上にTFTを形成する技術が開発途上にあるが、このような技術においては熱酸化膜を使用することができず、スパッタ法やプラズマCVD法、減圧CVD法等の物理的あるいは化学的気相成長法によってゲート絶縁膜を形成していた。

【0005】 しかし、このような手段によって形成された酸化珪素膜は、熱酸化膜に比べると特性の見劣りは否めなかった。すなわち、一般に界面準位密度は大きく、また、ナトリウム等のアルカリイオンが成膜中に侵入する危険が常に付きまとっていた。また、ステップカバレージ(段差被覆性)がそれほど良好でないので、島状の半導体領域のエッヂ部分でのゲート電極と活性層との短絡が頻発した。このため、特性、信頼性、歩留りの全てを満足させることは極めて難しかった。

【0006】 本発明はこのような諸問題の少なくとも1つを解決せんとしてなされたものである。すなわち、本発明においては、ステップカバレージの良好な酸化珪素膜を作製する方法を提供し、また、本発明においては、

アルカリイオンやその他の好ましくない不純物に対して耐性を有する酸化珪素被膜およびそれを作製する方法を提供する。

【0007】

【課題を解決するための手段】本発明の第1は、ゲイト絶縁膜として、エトキシ基を有する有機シランと、酸素と、塩化水素もしくは塩素を含む炭化水素とを含む混合ガスを材料ガスとするプラズマCVD法によって得られた酸化珪素を主成分とする膜を用いることを特徴とする。本発明の第2は、ゲイト絶縁膜として、エトキシ基を有する有機シランと、酸素と、弗素含有ガス（例えば、 NF_3 、 C_2F_6 ）とを含む混合ガスを材料ガスとするプラズマCVD法によって得られた酸化珪素を主成分とする膜を用いることを特徴とする。

【0008】ここで、エトキシ基を有する有機シランとしては、化学式 $Si(OCH_3)_4$ （テトラ・エトキシ・シラン、以下、TEOSという）、 $Si_2O(OCH_3)_6$ 、 $Si_3O_2(OCH_3)_8$ 、 $Si_4O_3(OCH_3)_{10}$ 、 $Si_5O_4(OCH_3)_{12}$ で表現される物質が好ましい。このような有機シラン材料は、基板表面を泳動する時間が長く、表面での分解によって酸化珪素膜を形成するので、凹部への回り込みが良好でステップカバーレジの優れた被膜が得られる。

【0009】また、塩素を含む炭化水素としては、化学式 $C_2HC_1_3$ （トリクロロエチレン）、 $C_2H_3C_1_3$ （トリクロロエタン）、 $CH_2C_1_2$ （ジクロールメタン）で表される物質が好ましい。このような塩素を含むガスは主として気相中で分解されて、成膜雰囲気中に存在するナトリウム等のアルカリ元素と化合して基板から離れて、酸化珪素膜中のアルカリ元素の離脱を促進する。一部の塩素原子は酸化珪素膜へ残存するが、これはその後に外部から侵入するアルカリ元素に対するバリヤ（障壁）として機能する。この結果、TFTの信頼性を向上せしめることが可能となる。この塩素を含む炭化水素の濃度は全体の0.01～1%が好ましい。1%以上の濃度を添加すると特性に悪影響を及ぼす。

【0010】以上のようにして得られた酸化珪素を主成分とする絶縁被膜においては、2次イオン質量分析法で不純物元素として、ハロゲン元素（例えば、弗素または塩素）が $1 \times 10^{17} \sim 5 \times 10^{20} \text{ cm}^{-3}$ 検出され、一方、炭素も $5 \times 10^{19} \text{ cm}^{-3}$ 以下の濃度である。特に界面準位密度を低くするには炭素の濃度を $1 \times 10^{18} \text{ cm}^{-3}$ 以下とすることが望まれる。炭素の濃度を低下させるには、成膜時の基板温度を200℃以上、好ましくは300℃以上とすればよい。

【0011】さらに、このようにして形成される絶縁被膜は、その形成の初期にはダングリングボンドが多く析出する傾向があるので、事前に下地の半導体（シリコンを主成分とするものが好ましい）膜を酸素を含むプラズマ雰囲気中にさらしておくとよい。この結果、界面準位

密度が低下すると共に、バイアス／温度試験におけるフラットバンド電圧の変動が小さくなり、信頼性が向上する。また、この際には、酸素以外に塩化水素もしくはトリクロロエチレン、トリクロロエタン、ジクロールメタン等の塩素を有する材料を混入させてもより一層の効果を得ることができる。

【0012】一方、上記の手法によって酸化珪素を主成分とする絶縁被膜を形成した後、200～650℃で熱処理することによってもフラットバンド電圧の変動を減少せしめることができた。この際には、アルゴンもしくは窒素等の酸素を有しない雰囲気で処理することが好ましかった。フラットバンド電圧の変動は、特に450℃以上の熱処理によって顕著に減少し、600℃以上で飽和した。

【0013】本発明の第2はシリコンを主成分とする島状の非単結晶半導体領域を酸素と、塩化水素もしくは塩素を含む炭化水素を含むプラズマ雰囲気中にさらした後、前記非単結晶半導体領域を覆って、エトキシ基を有する有機シランと酸素とを材料としてプラズマCVD法によって酸化珪素を主成分とする膜を形成することを特徴とする。

【0014】この場合には主として、プラズマ処理の間にチャンバー内に塩化水素もしくは塩素を含む炭化水素が蓄積され、続く酸化珪素の成膜時に、第1の発明で塩化水素や塩素を含む炭化水素を混入するのと同じ効果をもたらす。また、プラズマ処理による信頼性の向上は先に述べたのと同じである。さらに、得られる酸化珪素膜中の塩素、炭素の濃度も第1の発明の場合と同様な値になるようになると良い結果が得られた。また、酸化珪素を主成分とする被膜形成後に200～650℃、好ましくは450～600℃で熱処理するとさらに良好な結果が得られた。

【0015】本発明においては用いられるプラズマCVD装置は、一般に用いられる平行平板型（すなわち、1組の平板状の電極をチャンバー中で対向させ、一方もしくは双方の電極上に試料基板を配置した構造を有するもの）を用いても、あるいは実施例に示すように陽光柱方式のものでもよい。

【0016】後者が前者に優る点は、大きく2点ある。すなわち、第1に前者では一度に処理できる基板の量が電極の面積によって決定されるのに対して、後者は放電体積によって決定されるため、後者の方が同時に多量に処理できること。第2に前者は基板表面でのプラズマのダメージが大きいのに対して、後者では電位勾配がほとんどないのでプラズマのダメージが著しく少なく、また、均一性も良好なため、TFTの特性、歩留りに悪影響を及ぼすことが少ないとある。

【0017】なお、成膜に用いられるプラズマCVD装置のチャンバーは十分にクリーニングして、ナトリウム等のアルカリ元素を減らしておくことが要求される。チ

チャンバーのクリーニングには、チャンバー内に塩素、塩化水素、もしくは上記に示したような塩素を含む炭化水素と、酸素を導入した上で、プラズマを発生させればよい。また、その際にはチャンバー内を150°C以上、好みしくは300°C以上に加熱しておくと一層の効果が得られる。

【0018】

【実施例】本実施例は、陽光柱方式のプラズマCVD法によって、島状のシリコンの非単結晶半導体被膜上にゲイト絶縁膜としての酸化珪素膜を形成する方法、および得られた酸化珪素膜の主として電気的な特性に関するものである。用いられたプラズマCVD装置は図1に示すような垂直断面(図1上に示した断面図)および水平断面(図1下に示した上面図)を有している。陽光柱方式は、プラズマ放電における陽光柱領域に基板を配置して、被膜を形成することを特徴とする。

【0019】プラズマを発生させる電力はRF電源102および103から供給される。使用される周波数としては13.56MHzに代表されるラジオ波が一般的である。この2つの電源から供給される電力は位相シフタ-104、およびマッチングボックス105、106によってプラズマの状態が最良になるように調整される。RF電源から供給される電力はチャンバー101の内部に平行に配置され、電極カバー112、113で保護された1組の電極107、108に到達し、この電極間に放電が生じる。電極107、108間には基板がセッティングされる。量産性を高めるために基板111はコンテナー109に入れられ、コンテナー内のサンプルホルダー110の両面にセットされる。基板は電極間に水平に配置されることが特徴である。基板は赤外線ランプ114によって加熱され、適当な温度に保たれる。図には示されないが、この装置には排気装置、ガス供給装置も設けられている。

【0020】まず、成膜条件と得られる膜の特性について説明する。基板温度は300°Cとした。また、チャンバー内には、酸素を300SCCM、TEOSを15SCCM、トリクロロエチレン(以下、TCEという)を2SCCM導入した。RFパワーは75W、全圧は5Paである。また、成膜後に350°C、35分の水素雰囲気でのアニールをおこなった。

【0021】図3は高抵抗シリコンウェーファー上に本装置を用いて成膜した厚さ1000Åの酸化珪素膜の絶縁破壊試験の結果である。酸化珪素膜上には1mmφのアルミニウム電極を形成して電圧-電流の関係をプロットした。図3(C)は基板に特別な処理をおこなわないで、成膜したもので絶縁耐圧が低い。しかしながら、基板をチャンバーにセットした後、基板温度300°C、酸素を400SCCM、TCEを0~5SCCM流し、全圧5Paの雰囲気、RFパワー150Wで10分間プラズマ雰囲気にさらした(この工程では気相反応では被膜

は形成されない)後に、引き続いて酸化珪素膜を堆積すると図3(A)に示すように良好な耐圧を示す酸化珪素膜が得られた。しかしながら、酸化珪素成膜時のTCEの流量を4SCCM以上、例えば、5SCCMに増やすと図3(B)に示すように耐圧の劣る被膜になってしまった。この結果から、TCEの濃度には最適な値があることが明らかになった。

【0022】図4(A)は、信頼性試験の1つとして、バイアス/温度印加試験によるフラットバンド電圧(V_{FB})の変動(ΔV_{FB})と基板前処理の関係を示したものである。バイアス/温度試験では、150°Cで試料に+17Vの電圧を1時間印加した後、室温でそのC-V特性を測定し、さらに、150°Cで-17Vの電圧を1時間印加した後、室温でそのC-V特性を測定し、この2回の測定での V_{FB} の差を ΔV_{FB} として評価した。

【0023】前処理を行わなかった試料(図4(A))において、(a)と表示)では、 ΔV_{FB} は5V前後で比較的大きな値を示した。しかし、前処理をおこなうことによってそれは改善された。図4(A)の(b)、(c)の前処理条件を以下に示す。

試料	(b)	(c)
基板温度	300°C	300°C
TCE/酸素	0/400	0.5/400
RFパワー	150W	150W
処理時間	10分	10分

図4から、TCEを用いて基板の前処理をおこなうことによって、より一層の改善が見られることが確かめられた。

【0024】同様な改善は成膜後にアニールをおこなうことによって得られる。アニールは1気圧のアルゴン雰囲気で300~570°Cで、1時間おこなった。アニール温度と ΔV_{FB} の関係を図4(B)に示す。特に450°C以下の温度で ΔV_{FB} の低減が観測され、600°Cに近づくにつれて一定の値に漸近する傾向がうかがえる。このことから、成膜後のアニールは信頼性向上に寄与することが明らかにされた。

【0025】以上の実験から得られた結果を用いて、TFTを作製した。その工程を図2に示す。まず、基板(コーニング7059)201上に厚さ2000Åの下地の酸化珪素膜202をTEOS、酸素、TCEを原料とする陽光柱方式プラズマCVD法によって形成した。用いた装置は図1に示したものと同じである。主な条件は以下の通りである。

基板温度: 300°C 全圧: 5Pa
ガス TEOS: 15SCCM 酸素: 300SCCM
TCE: 2SCCM
RFパワー: 75W

【0026】その後、プラズマCVD法によって、厚さ500nmのアモルファスシリコン膜を堆積し、これを

パターニングして、島状シリコン領域203を形成した。さらに、窒素雰囲気に400°C、30分放置することによって、水素出しをおこなった。そして、図2(A)に示すようにレーザーアニールをおこなって、結晶化させた。レーザーにはKrfエキシマーレーザー(波長248nm、パルス幅20nsec)を用いた。エネルギー密度は200~350mJ/cm²とした。また、レーザー照射時には基板温度を300~500*

基板温度 : 300°C
ガス 酸素 : 400 SCCM
RFパワー 150W

続いて、成膜をおこなった。主な成膜条件は以下の通りである。また、成膜後、アルゴン雰囲気、550°Cで1時間のアニールをおこなった。

基板温度 : 300°C 全圧 : 5Pa
ガス TEOS : 15SCCM 酸素 : 300SCCM
TCE : 2SCCM
RFパワー : 75W

【0028】次に、シリコンを2%ドープしたアルミニウム膜を6000Å堆積し、これをパターニングしてゲート電極205を形成した。そして、図2(C)に示すように不純物イオン(燐やホウ素)をプラズマドーピング法によって、ゲート電極205をマスクとして自己整合的に導入し、不純物領域206、207を形成した。不純物が形成されなかった領域はチャネル形成領域208となる。ドーピングはゲート絶縁膜を通しておこなわれる所以、燐の場合は80kVの、また、ホウ素の場合は65kVの加速電圧が必要であった。また、ドーズ量は $1 \times 10^{15} \sim 4 \times 10^{15} \text{ cm}^{-2}$ が適当であった。

【0029】その後、図2(D)に示すように、再びレーザーアニール法によって、不純物の活性化をおこなった。レーザーにはKrfエキシマーレーザー(波長248nm、パルス幅20nsec)を用いた。エネルギー密度は200~350mJ/cm²とした。また、レーザー照射時には基板温度を300~500°Cに保つてもよい。レーザー照射終了後、0.1~1気圧の分圧の水素雰囲気、350°Cで35分間のアニールをおこなった。

【0030】次に、層間絶縁物として厚さ5000Åの酸化珪素膜209を堆積した。酸化珪素膜209はTEOS、酸素、TCEを原料とする陽光柱方式プラズマCVD法によって形成した。用いた装置は図1に示したものと同じである。主な成膜条件は以下の通りである。

基板温度 : 300°C 全圧 : 5Pa
ガス TEOS : 30SCCM 酸素 : 300SCCM
RFパワー : 100W

*°C、例えば450°Cに保った。

【0027】その後、図2(B)に示すように、この島状シリコン領域203を覆って、ゲート絶縁膜として厚さ1000Åの酸化珪素膜204をTEOS、酸素、TCEを原料とする陽光柱方式プラズマCVD法によって形成した。成膜に先立って、基板の前処理をおこなった。用いた装置は図1に示したものと同じである。前処理の主な条件を以下に示す。

全圧 : 5Pa
TCE : 0.5SCCM
処理時間 10分

【0031】そして、層間絶縁物にコンタクトホール210、211を形成し、アルミニウムによってTFTのソース、ドレインに電極212、213を形成した。アルミニウムの代わりにチタン、窒化チタンを用いてもよい。以上によってTFTを完成することができた。得られたTFTの歩留りはゲート絶縁膜のステップカバレージが改善されたことと、ゲート絶縁膜の信頼性が向上したために歩留りが著しく改善された。

【0032】

【発明の効果】本発明によって、得られる酸化珪素膜がゲート絶縁膜として十分に信頼性に優れていることは以上に述べたとおりである。しかも、信頼性だけでなく、歩留りの向上にも寄与する事が明らかになった。また、特に実施例に示したような陽光柱方式のプラズマCVD装置を用いることによって量産性も改善できる。このように本発明は産業上、有益な発明である。

【図面の簡単な説明】

【図1】 実施例に用いられた陽光柱方式CVD装置の概念図を示す。

【図2】 実施例におけるTFTの作製工程図を示す。

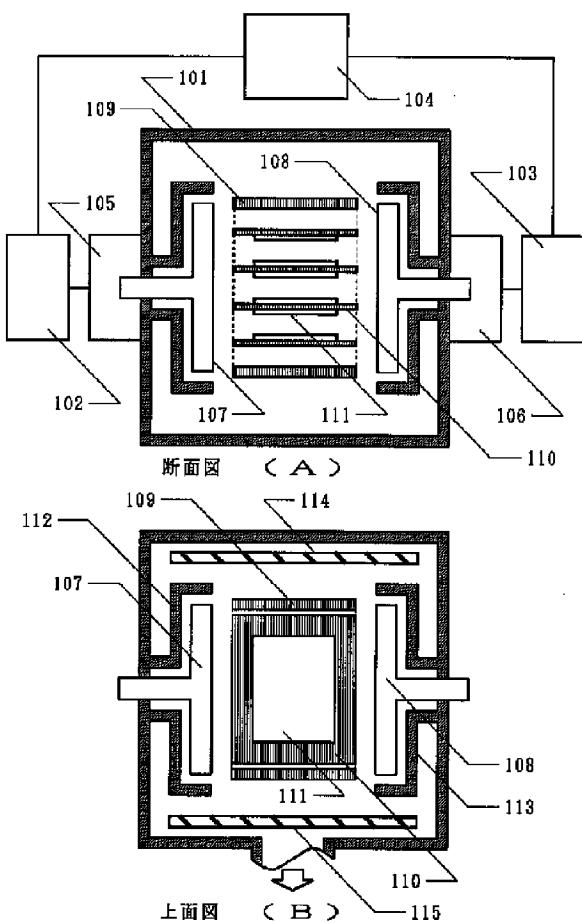
【図3】 実施例において得られた絶縁被膜の耐圧特性を示す。

【図4】 実施例において得られた絶縁被膜の ΔV_{FB} 特性を示す。

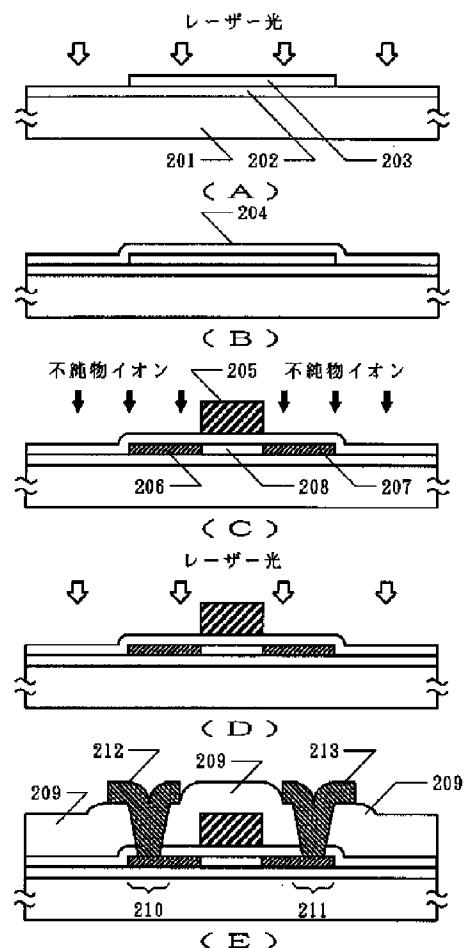
【符号の説明】

101	… チャンバー
102, 103	… RF電源
104	… 位相シフター
105, 106	… マッチングボックス
107, 108	… 電極
109	… コンテナー
110	… 基板ホルダー
111	… 基板
112, 113	… 電極ホルダー
114, 115	… ヒーター(赤外線ランプ)

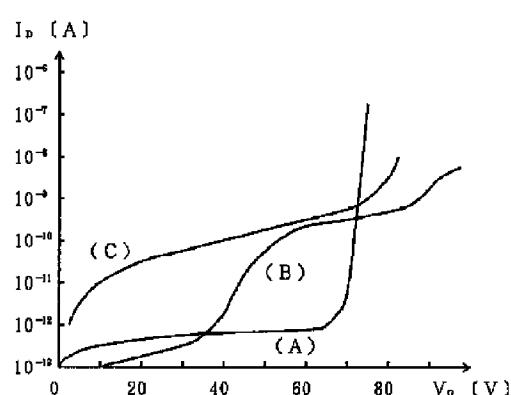
【図1】



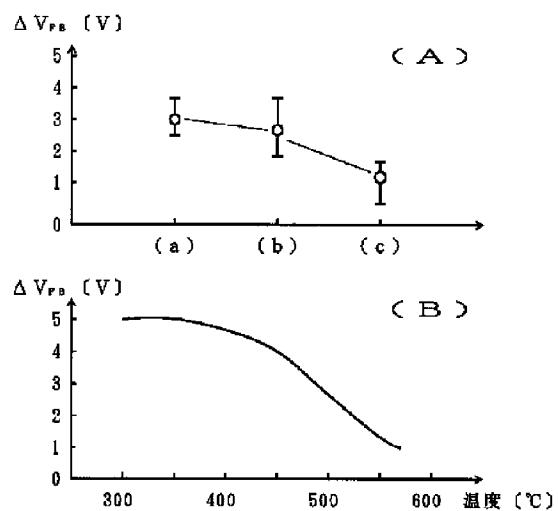
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 上原 由起子
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72)発明者 上原 弘
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内